



PATENT APPLICATION
B208-1021

#7

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

00A4-18-03

Applicant(s) : Yoshihiro Saga
Serial No. : 09/253,995
Filed : February 22, 1999
For : IMAGE PROCESSING APPARATUS, IMAGE PROCESSING
METHOD AND RECORDING MEDIUM
Examiner : J. Hannett
Art Unit : 2612

RECEIVED

APR 02 2003

Commissioner for Patents
Washington, D.C. 20231

Technology Center 2600

Sir:

**LETTER CLAIMING BENEFIT OF 35 U.S.C. § 119
AND FILING OF PRIORITY DOCUMENT**

Claim is made herein to the benefit of 35 U.S.C. § 119 for the filing date of Japanese Patent
Application No. Hei 10-042365 filed February 24, 1998. A certified copy of the priority document
is enclosed.

Dated: March 25, 2003

Respectfully submitted,

ROBIN, BLECKER & DALEY
330 Madison Avenue
New York, New York 10017
T (212) 682-9640

Marylee Jenkins
Registration No. 37,645
An Attorney of Record

I hereby certify that this correspondence is being deposited with the United States Postal Service as First Class Mail in an envelope addressed to Assistant Commissioner for Patents, Washington, D.C. 20231, on this date:

Marylee Jenkins

March 25, 2003
Date of Signature



日 本 国 特 許 庁
PATENT OFFICE
JAPANESE GOVERNMENT

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日
Date of Application:

1 9 9 8 年 2 月 2 4 日

出 願 番 号
Application Number:

平成 1 0 年 特 許 願 第 0 4 2 3 6 5 号

出 願 人
Applicant (s):

キヤノン株式会社

RECEIVED

APR 02 2003

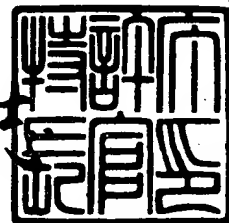
Technology Center 2600

CERTIFIED COPY OF
PRIORITY DOCUMENT

1 9 9 9 年 3 月 1 9 日

特 許 庁 長 官
Commissioner,
Patent Office

伴 佐 山 建 志



出 証 番 号 出 証 特 平 1 1 - 3 0 1 6 1 3 3

【書類名】 特許願

【整理番号】 3657009

【提出日】 平成10年 2月24日

【あて先】 特許庁長官殿

【国際特許分類】 H04N 5/00

【発明の名称】 画像処理装置及びコンピュータ読み取り可能な記憶媒体

【請求項の数】 24

【発明者】

 【住所又は居所】 東京都大田区下丸子3丁目30番2号 キヤノン株式会社
社内

 【氏名】 嗟峨 吉博

【特許出願人】

 【識別番号】 000001007

 【氏名又は名称】 キヤノン株式会社

【代理人】

 【識別番号】 100090273

 【弁理士】

 【氏名又は名称】 國分 孝悦

 【電話番号】 03-3590-8901

【手数料の表示】

 【予納台帳番号】 035493

 【納付金額】 21,000円

【提出物件の目録】

 【物件名】 明細書 1

 【物件名】 図面 1

 【物件名】 要約書 1

 【包括委任状番号】 9705348

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 画像処理装置及びコンピュータ読み取り可能な記憶媒体

【特許請求の範囲】

【請求項 1】 画像データを記憶する記憶手段と、
上記記憶手段のリフレッシュを所定時間内に行うリフレッシュ手段と、
上記記憶手段を使用してそれぞれ所定の処理を行う第 1、第 2 の処理手段と、
上記第 1 の処理手段にはその処理を優先的に行わせ、上記第 2 の処理手段には
上記リフレッシュ動作を優先的に行わせながらその処理を行わせるように調停を
行う調停手段とを設けたことを特徴とする画像処理装置。

【請求項 2】 上記第 1 の処理手段は、撮像した画像データを上記記憶手段
に記憶させる撮像手段と、上記記憶された画像データを表示する表示手段との少
くとも 1 つを含むことを特徴とする請求項 1 記載の画像処理装置。

【請求項 3】 上記第 2 の処理手段は、上記画像データを圧縮伸張する圧縮
伸張手段、上記画像データの垂直方向に隣り合うデータを加算する加算手段、上
記画像データを加工する加工手段の少なくとも 1 つを含むことを特徴とする請求項
1 記載の画像処理装置。

【請求項 4】 上記調停手段は、上記撮像した画像データもしくは上記表示
する画像データのブランキング期間に上記リフレッシュ動作を行わせることを特
徴とする請求項 2 記載の画像処理装置。

【請求項 5】 上記第 1 の処理手段は、上記記憶された画像データを表示す
る表示手段を含み、上記調停手段は、上記圧縮伸長手段、加算手段もしくは加工
手段の処理時に、上記表示される画像データのブランキング期間に、上記リフレ
ッシュ手段のリフレッシュ要求に基づいて上記リフレッシュ動作を行わせること
を特徴とする請求項 3 記載の画像処理装置。

【請求項 6】 システムを制御する制御手段を設けると共に、上記記憶手段
に上記制御手段の制御プログラムを記憶し、上記制御手段は、上記リフレッシュ
手段、第 1、第 2 の処理手段が上記記憶手段にアクセスする時間以外の空き時間
に上記記憶手段にアクセスすることを特徴とする請求項 1 記載の画像処理装置。

【請求項 7】 上記調停手段は、所定時間にカウント値を 1 つ増やし上記リ

フレッシュ動作を1回行う毎に上記カウント値1つ減らすように成され所定数までカウントするカウント手段を有し、上記リフレッシュ手段は、上記カウント値が1以上のときにリフレッシュ動作を行うことを特徴とする請求項1記載の画像処理装置。

【請求項8】 画像データを記憶手段に記憶する記憶処理と、
上記記憶手段のリフレッシュを所定時間内に行うリフレッシュ処理と、
上記記憶手段を使用して優先的に所定の処理を行う第1の処理と、
上記リフレッシュ動作を優先的に行わせながら所定の処理を行う第2の処理と
を実行するためのプログラムを記憶したコンピュータ読み取り可能な記憶媒体。

【請求項9】 上記第1の処理は、撮像した画像データを上記記憶手段に記憶させる撮像処理と、上記記憶された画像データを表示する表示処理との少なくとも1つを含むことを特徴とする請求項8記載のコンピュータ読み取り可能な記憶媒体。

【請求項10】 上記第2の処理は、上記画像データを圧縮伸張する圧縮伸張処理、上記画像データの垂直方向に隣り合うデータを加算する加算処理、上記画像データを加工する加工処理の少なくとも1つを含むことを特徴とする請求項8記載のコンピュータ読み取り可能な記憶媒体。

【請求項11】 上記リフレッシュ処理は、上記撮像した画像データもしくは上記表示する画像データのブランキング期間にリフレッシュ動作を行うことを特徴とする請求項9記載のコンピュータ読み取り可能な記憶媒体。

【請求項12】 上記第1の処理は、上記記憶された画像データを表示する表示処理を含み、上記圧縮伸長処理、加算処理もしくは加工処理時に、上記表示される画像データのブランキング期間に、上記リフレッシュ要求に基づいて上記リフレッシュ動作を行わせることを特徴とする請求項10記載のコンピュータ読み取り可能な記憶媒体。

【請求項13】 画像データを記憶するための記憶手段と、
上記記憶手段のリフレッシュを行うリフレッシュ手段と、
上記記憶手段への画像データの書き込み、もしくは上記記憶手段からの画像データの読み出しを行うプロセス手段と、

上記プロセス手段と上記リフレッシュ手段の動作を調停する調停手段を具備することを特徴とする画像処理装置。

【請求項 14】 上記調停手段は、上記プロセス手段の処理の種類に応じて、上記リフレッシュ手段の動作を画像データに同期させるか否かを切り換えることを特徴とする請求項 13 記載の画像処理装置。

【請求項 15】 上記調停手段は、上記プロセス手段の処理が画像入力処理、もしくは画像出力処理の場合にはリフレッシュ手段の動作を画像データの水平同期信号に同期させることを特徴とする請求項 14 記載の画像処理装置。

【請求項 16】 上記調停手段は、上記プロセス手段の処理が画像加工処理もしくは画像圧縮処理の場合にはリフレッシュ手段の動作の周期を上記画像記憶手段の特性に基づいて定められた周期に設定することを特徴とする請求項 14 もしくは 15 記載の画像処理装置。

【請求項 17】 上記リフレッシュ手段が動作している状態から、前記プロセス手段が動作している状態への切換の間に、上記記憶手段を用いて装置のシステム制御する制御手段を動作させることを特徴とする請求項 13～16 のいずれかに記載の画像処理装置。

【請求項 18】 画像データを記憶するための記憶手段と、
上記記憶手段のリフレッシュを行うリフレッシュ手段と、
上記記憶手段への画像データの書き込み、もしくは上記記憶手段からの画像データの読み出しを行うプロセス手段と、
上記記憶手段を用いて装置のシステム制御する制御手段とを具備し、
上記リフレッシュ手段が動作している状態から、上記プロセス手段が動作している状態への切換の間に、上記制御手段を動作させることを特徴とする画像処理装置。

【請求項 19】 上記プロセス手段の処理が画像入力処理、もしくは画像出力処理であり、上記リフレッシュ手段は画像データの水平ブランキング期間に動作することを特徴とする請求項 18 記載の画像処理装置。

【請求項 20】 画像データを記憶するための記憶手段と、
上記記憶手段のリフレッシュを行うリフレッシュ手段と、

上記記憶手段への画像データの書き込み、もしくは上記記憶手段からの画像データの読み出しを行うプロセス手段とを具備し、

上記プロセス手段の処理の種類に応じて、上記リフレッシュ手段の動作の周期を切り換えることを特徴とする画像処理装置。

【請求項 21】 上記プロセス手段の処理が画像入力処理、もしくは画像出力処理の場合にはリフレッシュ手段の動作を画像データの水平同期信号に同期させることを特徴とする請求項 20 記載の画像処理装置。

【請求項 22】 上記調停手段は、上記プロセス手段の処理が画像加工処理もしくは画像圧縮処理の場合にはリフレッシュ手段の動作の周期を上記画像記憶手段の特性に基づいて定められた周期に設定することを特徴とする請求項 20 もしくは 21 記載の画像処理装置。

【請求項 23】 画像データを記憶するための記憶手段と、
上記記憶手段のリフレッシュを行うリフレッシュ手段と、
上記記憶手段への画像データの書き込み、もしくは上記記憶手段からの画像データの読み出しを行うプロセス手段とを具備し、
上記画像データの同期信号のブランキング期間中の選択されたブランキング期間にのみ上記リフレッシュ手段を動作させることを特徴とする画像処理装置。

【請求項 24】 上記リフレッシュ手段の平均リフレッシュ周期を、上記画像記憶手段の特性に基づいて定められた周期に設定することを特徴とする請求項 23 記載の画像処理装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明はデジタルスチル電子カメラに用いて好適な画像処理装置及びコンピュータ読み取り可能な記憶媒体に関するものである。

【0002】

【従来の技術】

図 5 に従来のデジタルスチルカメラのブロック図を示す。102 は CPU（マイクロプロセッサ）であり、デジタルスチルカメラのシステムをコントロールす

る。103はDRAMであり、画像データ、カメラシステムプログラム、CPUワークデータ等が読み書きされるダイナミックRAM（以下DRAMと表記する）と呼ばれるメモリ素子である。このDRAM103は記憶している内容を保持するために一定時間に所定回数のリフレッシュと呼ばれる操作を行う必要がある。104はDRAMアクセス回路であり、CPU102が出力する信号をDRAM制御信号に変換するブロックである。106はリフレッシュ信号発生回路で、DRAM制御線であるRAS及びCASにパルスを出力することによりリフレッシュ波形を生成する。

【0003】

107は撮像回路で、CCD撮像素子に受光した像をデジタル画像データに変換し、これをDRAM103に記録する回路である。108は画像表示回路で、DRAM103上の画像データを液晶表示パネルに転送したり、外部ビデオアウト出力にビデオ信号に変換して出力する回路である。109は画像圧縮伸縮回路であり、画像データの情報量を縮小するために画像データを圧縮、または圧縮された画像データをもとの画像データと同等のデータに伸張する回路である。110は垂直加算混合回路であり、インターレースCCD撮像素子が出力する2フィールド分の画像データとをビデオ処理が可能なように、垂直方向に隣り合ったラインどうしを加算する回路である。111は画像加工回路であり、DRAM103上の画像データの縦横比等を含むサイズを変更したり、画像の回転を行ったり、DRAM103における画像の位置を変更する処理を行う回路である。113はDRAMバスで、データバス、DRAMアドレスバス、DRAM制御線からなる。

【0004】

次に従来のデジタルスチルカメラの動作を説明する。

まず撮影動作について説明する。CCD撮像素子に露光された画像データが撮像回路107より読み出され、DRAM103にいったん記録される。次に垂直加算混合回路110によりDRAM103上の画像データの垂直方向に隣り合ったラインどうしを加算し、この結果をDRAM103に記録する。さらに撮像回路107により、DRAM103上にある加算後の画像データを輝度色差画像デ

ータに変換し、この結果をDRAM103に記録する。そして画像加工回路111により輝度色差画像データの縦横比を適正化する。最後に画像圧縮伸張回路109により画像データを圧縮し、記録メディアに画像をファイルする。

【0005】

次に画像表示動作について説明する。まず画像圧縮伸張回路109により記録メディア中の画像ファイルを読み出し、これをDRAM103上に画像伸張して展開する。画像表示回路108はDRAM103上のデータ読み出し、これを図示しないモニタに出力する。これによって画像表示動作が達成される。

【0006】

以上述べた撮影及び画像表示の処理を正常に行うためには、一巡の処理の中にDRAM103のリフレッシュが適正に行われ、なおかつデータバスやDRAM103の使用権が、各処理、リフレッシュ、CPU102に対して適正に配分されている必要がある。

DRAM103には、一定時間に所定回数以上のリフレッシュという動作を行う必要がある。ここではDRAM103は128mSに1024回のリフレッシュが必要であるとする。

【0007】

一方、撮像回路107、画像表示回路108は水平周期、垂直周期を基準に動作している。仮に撮影中にリフレッシュを行うと、その間画像の取り込みは中断される。これでは撮影した画像にデータの抜けが生じ、正しい画像を得ることができない。

これを避けるためにはDRAM103のリフレッシュは画像取り込み時と画像表示時におけるブランキングの間に行う。撮像回路107は水平同期信号を出力している。水平同期信号の前後数マイクロ秒の間は水平ブランキング期間であり、CCD撮像素子面から読み出されたデータは現れない。水平ブランキング期間中は撮像回路107はDRAM103にデータを記録する必要はないので、リフレッシュはこの間に行う。

【0008】

リフレッシュ信号発生回路106は水平同期信号が1になっている間、1サイ

クルのリフレッシュ信号を生成し、これをDRAMバス113のRAS及びCASに出力する。ここで、撮像回路107の出力する水平同期信号の周期が $85\mu\text{S}$ であるとする。水平同期信号が一回出力されるごとにリフレッシュを一回行くと、 128mS に1506回リフレッシュが行われることになる。これはDRAM103の規定する 128mS に1024回という条件を満たす。

水平同期信号はCPU102のホールドリクエスト入力に接続されている。CPU102は水平同期信号を受けとっている間、リフレッシュ中にDRAM103をアクセスすることを避けるために動作を一時停止する。

【0009】

画像表示回路108は撮像回路107が出力するクロック及び水平同期信号に同期して動作する。表示画像データの読み込みは水平同期信号を受けてから数マイクロ秒後に開始する。撮影画像の水平データ数と表示画像の水平データ数とは同じであるとする。これにより1水平ラインの表示は次の水平同期信号が現れる前に終了する。撮影時と同様にリフレッシュは水平同期信号によって行われるため、画像表示中のリフレッシュは画像表示の水平ブランキング中に行われることになる。

【0010】

画像圧縮伸張回路109は圧縮コマンドを受けると、DRAM103上のデータをあらかじめ決められたサイズについて圧縮処理を行う。圧縮処理は画像サイズにもよるが数百ミリ秒から数秒の時間を要する。従って、適当な時間ごとに圧縮処理を中断し、DRAM103のリフレッシュを行わなければならない。

リフレッシュ信号発生回路106は水平同期信号が1になるとリフレッシュを開始し、リフレッシュ中であることを示す信号を出力する。画像圧縮伸張回路109はこれを受けると処理を中断する。この間にリフレッシュ信号発生回路106はDRAM103にリフレッシュ信号を出力する。水平同期信号が0に戻るとリフレッシュ中であることを示す信号は‘0’に戻り、画像圧縮伸張回路109は圧縮処理を再開する。

垂直加算混合回路110、画像加工回路111も画像圧縮伸張回路109と同様に、リフレッシュ中は処理を中断しながら動作する。

【0011】

【発明が解決しようとする課題】

しかしながら、上述した従来のデジタルスチルカメラにおいては次のような問題があった。

プロセス動作中はCPU102にホールドがかかり、CPU102は動作を一時停止する。従ってプロセス以外の動作を行うことができない。例えば、画像の圧縮中に、液晶表示パネル中に、「圧縮中」と文字を表示したり、撮影動作を開始することが不可能であることを表示するシステムビジー表示ランプを点滅させるなどの処理が不可能となる。

【0012】

また、1水平同期周期を単位としてリフレッシュを行うため、本来必要なリフレッシュ回数より多くのリフレッシュを行う。従来例では128mSに1024回のリフレッシュを必要とするところ、128mSに1506回、つまり約1.5倍ものリフレッシュを行っている。これにより、消費電力が上昇する。特にスリープ時においては、リフレッシュによる電力の消費はカメラ全体の中において大きな割合を占めるので、上記の事実は好ましくない。

【0013】

さらに、画像圧縮伸張回路109、垂直加算混合回路110、画像加工回路111にリフレッシュ要求が入る回数が多いため、これらのプロセスが中断する頻度が高くなり、プロセスの処理時間が長くなる。これによりデジタルスチルカメラの使い勝手が悪化する。

また、スリープ時や表示時は撮影動作を行う必要がないので、これらの時には撮像回路107への電力供給を停止することが好ましい。しかし上記従来例ではリフレッシュのタイミングを撮像回路107を基準に生成しているため、いかなる状況においても撮像回路107を停止することはできない。これにより消費電力の削減は十分達成できない。

【0014】

本発明は上記の問題を解決するために成されたもので、メモリのリフレッシュを確実にしながら種々の処理を行えるようにすることを目的とする。

【0015】

【課題を解決するための手段】

請求項1に記載した発明による画像処理装置においては、画像データを記憶する記憶手段と、上記記憶手段のリフレッシュを所定時間内に行うリフレッシュ手段と、上記記憶手段を使用してそれぞれ所定の処理を行う第1、第2の処理手段と、上記第1の処理手段にはその処理を優先的に行わせ、上記第2の処理手段には上記リフレッシュ動作を優先的に行わせながらその処理を行わせるように調停を行う調停手段とを設けている。

【0016】

請求項8に記載した発明による記録媒体においては、画像データを記憶手段に記憶する記憶処理と、上記記憶手段のリフレッシュを所定時間内に行うリフレッシュ処理と、上記記憶手段を使用して優先的に所定の処理を行う第1の処理と、上記リフレッシュ動作を優先的に行わせながら所定の処理を行う第2の処理とを実行するためのプログラムを設けている。

【0017】

また、請求項18に記載した発明による画像処理装置においては、画像データを記憶するための記憶手段と、上記記憶手段のリフレッシュを行うリフレッシュ手段と、上記記憶手段への画像データの書き込み、もしくは上記記憶手段からの画像データの読み出しを行うプロセス手段と、上記記憶手段を用いて装置のシステム制御する制御手段とを具備し、上記リフレッシュ手段が動作している状態から、上記プロセス手段が動作している状態への切換の間に、上記制御手段を動作させる構成とした。

【0018】

また、請求項20に記載した発明による画像処理装置においては、画像データを記憶するための記憶手段と、上記記憶手段のリフレッシュを行うリフレッシュ手段と、上記記憶手段への画像データの書き込み、もしくは上記記憶手段からの画像データの読み出しを行うプロセス手段とを具備し、上記プロセス手段の処理の種類に応じて、上記リフレッシュ手段の動作の周期を切り換える構成とした。

【0019】

更に、請求項 23 に記載した発明による画像処理装置においては、画像データを記憶するための記憶手段と、上記記憶手段のリフレッシュを行うリフレッシュ手段と、上記記憶手段への画像データの書き込み、もしくは上記記憶手段からの画像データの読み出しを行うプロセス手段とを具備し、上記画像データの同期信号のブランキング期間中の選択されたブランキング期間にのみ上記リフレッシュ手段を動作させる構成とした。

【0020】

【発明の実施の形態】

以下、本発明の実施の形態を図面と共に説明する。

図 1 に本発明の実施の形態によるデジタルスチルカメラの構成を示す。

図 1 において、101 は DRAM バス調停回路で、CPU 102、後述するプロセス回路、リフレッシュ回路の DRAM バスへのアクセスを調停する回路である。105 はリフレッシュタイミングカウンタで、一定時間に一発のパルスを発生する。112、115、116 は OR 回路である。114 はリフレッシュ保留カウンタである。102～104、106～111、113 は図 5 の従来例ですでに説明してあるので、ここでの重複する説明は省略する。尚、DRAM 103 は CPU 102 のプログラムも記憶されているので、本発明によるコンピュータ読み取り可能な記憶媒体を構成する。

【0021】

次に動作を説明する。本実施の形態によるデジタルスチルカメラには、撮影、画像表示、画像圧縮伸張、垂直加算混合及び画像加工の処理が存在する。これらの処理をプロセスと呼ぶ。まず各プロセスの動作と DRAM 調停回路 101 の動作について説明する。プロセスには図 3 に示すタイプ A のプロセス回路、図 4 に示すタイプ B のプロセス回路とが存在する。

【0022】

図 3 に示すタイプ A のプロセス回路において、コマンド処理回路 301 はプロセスを開始するコマンドを CPU 102 から受け取ると、プロセス要求信号 P__REQ に '1' を発生する。この信号は OR 回路 112 を通り、DRAM バス調停回路 101 に入力される。DRAM バス調停回路 101 は P__REQ に '1'

を受けると、リフレッシュまたはCPUアクセスに対してDRAMバス113へのアクセス権を解放することを要求する。リフレッシュもCPUアクセスも行われていなかった場合はこのまま次のステップに進む。

【0023】

DRAMバスが解放されると、DRAMバス使用権をプロセス302に対して与える。そしてプロセス回路にDRAMバス使用権を与えたことを示す信号であるP_ACKに‘1’を発生する。プロセス302はP_ACKに‘1’を受けるとプロセスを開始し、終了するとP_REQを‘0’に戻す。DRAMバス調停回路101はP_REQが‘0’になったことにより待機状態へ戻り、CPU102のDRAMアクセス、リフレッシュ、プロセスが再びDRAMバス使用権を要求することに備える。

【0024】

このタイプAのプロセス回路は、一度プロセスを開始すると他からのいかなる要求よりもそのプロセスを優先して実行する。撮像回路107、画像表示回路108はこのタイプAのプロセス回路によって実現する。これらの回路は、1ラインの撮影または画像表示動作を開始するときにP_REQに‘1’を出力することによってDRAMバス113の取得を行い、1ラインの撮影または画像表示が終了するとP_REQを‘0’としてDRAMバス113の解放を行う。

【0025】

これにより、1ラインの撮影または画像表示の途中でリフレッシュ動作が開始されることはなくなり、撮影または表示画像が途切れることは発生しない。リフレッシュはDRAMバス113の解放後、つまりライン間のブランキング期間によって行われる。尚、リフレッシュ動作については後述する。

【0026】

次に図4に示すタイプBのプロセス回路について説明する。コマンド処理回路301はプロセスを開始するコマンドをCPU102から受け取ると、出力に‘1’を発生する。一方タイマ403はVR_REQに‘1’を受け取るとリセットされ、所定時間のカウントをスタートする。タイマ403はカウント動作を行っているときに‘0’それ以外の時は‘1’を出力する。コマンド処理回路30

1の出力とタイマ403の出力はAND回路404によりP_REQとして出力される。これにより、タイプBのプロセス回路は、スタートコマンドを受けるとP_REQに‘1’を出力するのであるが、リフレッシュ要求VR_REQに‘1’を受けると、その後所定の時間はP_REQに‘0’を出力する。

【0027】

このタイプBのプロセス回路は、プロセスを開始するコマンドをCPU102からコマンド処理回路301が受け取ると、プロセス要求信号P_REQに‘1’を発生する。この信号はOR回路112を通り、DRAMバス調停回路101に入力される。DRAMバス調停回路101はP_REQに‘1’を受けると、リフレッシュまたはCPUアクセスに対してDRAMバス113を解放することを要求する。リフレッシュもCPUアクセスも行われていなかった場合はこのまま次のステップに進む。

【0028】

DRAMバス113が解放状態になると、DRAMバス使用権をプロセス402に対して与える。そしてDRAMバス113をプロセスに与えたことを示す信号であるP_ACKに‘1’を発生する。ここで、リフレッシュタイミグカウンタ105が出力に‘1’を発生する。リフレッシュ保留カウンタ114はこれを受けR_REQに‘1’を出力する。リフレッシュタイミグカウンタ105の出力に‘1’が発生することにより、タイマ403はリセットされ、カウント動作を開始し、出力を‘0’とする。これによりP_REQは‘0’となる。

【0029】

DRAMバス調停回路101はR_REQが‘1’であることとP_REQが‘0’となったことを判断し、DRAMバスの使用権をリフレッシュ処理に与える。そしてリフレッシュ信号発生回路106にリフレッシュ指令信号を発生する。リフレッシュ信号発生回路106はDRAMバス113にリフレッシュ信号を発生し、DRAM103をリフレッシュする。

【0030】

タイマ403はリフレッシュが終了しても所定時間が経過するまでの間は‘0’を出力する。これによりP_REQが‘0’のままである。この間はDRAM

バス113は解放されている。従ってCPU102がDRAMバス113を使用して動作することが可能となる。

タイマ403が所定時間のカウントアップを終了すると、P_REQは再び‘1’となる。プロセス回路はP_ACKに‘1’を受けるとプロセスを再開する。プロセス動作をすべて終了するとP_REQを‘0’に戻す。

【0031】

画像圧縮伸張回路109、垂直加算混合回路110、画像加工回路111は処理時間が比較的長く、かつ処理が途中で一時中断したとしても、処理結果に中断の影響は現れないように構成することが可能である。そのため、これらの回路はタイプBのプロセスとして構成する。

【0032】

次にリフレッシュ動作について説明する。ここで使用するDRAM103はリフレッシュを128mSに1024回行わなければならないものとする。図1において、リフレッシュタイミングカウンタ105は125 μ S毎に一発のパルス生成する。リフレッシュ保留カウンタ114は16までカウントすることが可能なアップダウンカウンタである。このカウンタ114はリフレッシュタイミングカウンタ105からパルスを受けるとカウント値を1増やし、リフレッシュを一回行くとカウント値を1減ずる。また、リフレッシュ保留カウンタ114はカウント数が1以上にあるときR_REQに‘1’を出力する。

【0033】

さらに、DRAMバス調停回路101はリフレッシュ保留カウンタ114のカウント値が1以上で、かつDRAMバス113が他のプロセスに占有されていないとき、リフレッシュ信号発生回路106に接続されているR_ACKに‘1’を出力するように構成されている。R_ACKに‘1’を出力する動作はリフレッシュ保留カウンタ114が0になるまで繰り返し行われる。

【0034】

これにより、リフレッシュは125 μ Sに一回の割合で行われることになるのであるが、タイプAのプロセス回路によって125 μ Sよりも長い時間DRAMバス113が占有されたとしても、この時間が2000 μ Sよりも短ければリフ

レッシュは $125 \mu S$ に一回の割合で行われる。撮影または画像表示の 1 水平同期周期が $85 \mu S$ であったとするとこの時間は十分長い。これにより DRAM 103 の規定する $128 mS$ に 1024 回という条件を満たし、デジタルスチルカメラのシステムは安定して動作することが可能となる。

【0035】

ところで、DRAM 103 に、仮に $16.4 mS$ に 1024 回のリフレッシュが必要な DRAM 103 を使用した場合、リフレッシュタイミングカウンタ 105 のパルス発生周期は $16 \mu S$ にする必要がある。これにより $16.4 mS$ に 1024 回のリフレッシュは達成される。

【0036】

このとき、撮影または画像表示の 1 水平同期周期が $85 \mu S$ であったとする。リフレッシュ保留カウンタ 114 の上限値は、水平同期周期を x 、リフレッシュタイミングカウンタのパルス発生周期を y 、リフレッシュ保留カウンタの上限値を z とすると、

$$z > x / y \quad \dots\dots\dots (1)$$

を満たすように決定する必要がある。リフレッシュ保留カウンタの上限を 16 とすれば、DRAM バス 113 の占有最長時間は $256 \mu S$ となり、水平同期周期より十分長いのでシステムは安定して動作する。

【0037】

次に CPU アクセス動作について説明する。CPU 102 には入力端子 HOLD RQ と出力端子 HOLD CAK が存在する。HOLD RQ に '1' が入力されると CPU 102 は動作を一時停止する。そして停止したことを HOLD AK に '1' を出力することによって示す。そして HOLD RQ に '0' が入力されると HOLD AK に '0' を出力し、動作を再開する。CPU 102 の HOLD 端子には DRAM バス調停回路 101 の HOLD RQ 信号が接続されている。DRAM バス調停回路 101 はプロセスまたはリフレッシュを開始する前に HOLD RQ に '1' を出力することにより CPU 102 を一時停止させる。プロセスまたはリフレッシュを行う必要がないときは HOLD RQ に '0' を出力し、CPU 102 に動作を許可する。

【0038】

次に以上を司るDRAMバス調停回路101について説明する。DRAMバス調停回路101の内部の状態変移図を図2に示す。DRAMバス調停回路101は、リフレッシュ、CPUアクセス、プロセスをすべて状態aから開始し、状態aで終了するように構成されている。

【0039】

まず、プロセス動作時のDRAMバス調停回路101の状態遷移を説明する。DRAMバス調停回路101はアイドル状態においては図2のaの状態にある。プロセスがコマンドを受けP_REQに‘1’を出力すると、DRAMバス調停回路101はその状態をbに遷移する。状態bはHOLD_RQに‘1’を出力する。CPU102はこれを受け、動作を一時停止し、HOLD_AKに‘1’を出力する。DRAMバス調停回路101はこれを受けその状態をcに遷移し、P_ACKに‘1’を出力する。プロセスはこれを受け、プロセス処理を開始する。そしてプロセス処理が終了すると、P_REQに‘0’を出力する。DRAMバス調停回路101はこれによって状態をdに遷移する。状態dではHOLD_RQに‘0’を出力する。CPUはこれを受けHOLD_AKに‘0’を出力し、処理を再開する。DRAMバス調停回路101はこれを受け状態aに遷移する。

【0040】

次にリフレッシュ時のDRAMバス調停回路101の状態遷移を説明する。DRAMバス調停回路101は状態aにおいてアイドル状態にある。ここでリフレッシュ要求R_REQに‘1’が出力されたとする。DRAMバス調停回路101はこれを受け状態eに遷移する。状態eはHOLD_RQに‘1’を出力する。CPU102はこれを受け動作を一時停止し、HOLD_AKに‘1’を出力する。DRAMバス調停回路101はこれを受け状態fに遷移する。状態fはR_ACKに‘1’を出力する。

【0041】

リフレッシュ信号発生回路106はR_ACKが‘1’になると1リフレッシュサイクル分のリフレッシュパルスをDRAMバス113に出力し、DRAM103をリフレッシュする。1サイクルのリフレッシュが終了するとR_ACKは

‘0’ となり、同時にリフレッシュ保留カウンタ114のカウンタ数は1減じられる。DRAMバス調停回路101はこれにより状態gに遷移する。状態gはHOLDRQに‘0’を出力する。CPU102はこれによって動作を再開し、HOLDAKに‘0’を出力する。DRAMバス調停回路101はこれにより状態aに遷移し、リフレッシュ動作を終了する。ここでリフレッシュ保留カウンタ114のカウンタ値が0でない場合はR_REQに‘1’が出力されているので、再び上記のリフレッシュ状態遷移サイクルが実行される。

【0042】

次にCPUアクセス時のDRAMバス調停回路101の動作を説明する。DRAMバス調停回路101が状態aにある時、CPU102はDRAM103にアクセスすることが可能である。CPU102がDRAM103にアクセスすると、DRAMアクセス回路104はC_REQに‘1’を出力する。これによりDRAMバス調停回路101は状態hに遷移する。これによりCPUアクセス中はプロセスもリフレッシュも起動されない。CPUアクセスが終了すると、DRAMアクセス回路104はC_REQに‘1’を出力し、DRAMバス調停回路101は状態aに遷移し、アイドル状態にもどる。

【0043】

以上の動作の説明をまとめると、撮像回路107の動作時においては、CCDから1ライン分の画像データを取り込んでいる最中、撮像回路107が最も優先してDRAMバス113を使用する。同様に画像表示回路108の動作時にはモニタに1ライン分の画像データを出力している最中、画像表示回路108が最も優先してDRAMバス113を使用する。撮影、画像表示動作時のブランキング期間中はリフレッシュがまず優先して行われ、残りの時間にCPU102のDRAM103へのアクセスが行われることになる。

【0044】

画像圧縮伸張回路109、垂直加算混合回路110、画像加工回路111の各動作時には、これらの動作に対してリフレッシュが優先して行われる。また、リフレッシュ後にこれらの回路がP_REQを再び‘1’にするまでに数マイクロ秒の時間が存在する。この間はCPU102がDRAM103にアクセス

することが可能となる。

【0045】

ここで画像圧縮伸張回路109について追加説明をする。画像表示回路108は画像表示を行わないとき、または画像表示のブランキング期間において‘0’になる信号を出力している。この信号はOR回路115に入力されている。OR回路115のもう片方の入力にはリフレッシュタイミングカウンタの出力が入力されている。OR回路115の出力は画像圧縮伸張回路109のVR_REQ入力に接続されている。

【0046】

これにより、画像圧縮伸張回路109は、画像表示回路108の非動作時にはリフレッシュの必要がないときに動作し、画像表示回路108の動作時には画像表示のブランキング中でなおかつリフレッシュの要求が発生しない間のみ動作することが許される。これにより、画像表示と圧縮伸張処理とを時分割で平行処理することが可能となる。これを用いるとモニタ上において現在表示されている絵を異なる絵に書き換えるとき、モニタへの画像表示を止めることなく、画面の上からなめらかに次の絵に書き換えることが可能となる。もちろん画像表示を行わないときは通常のタイプBの処理として動作する。同様な構成は画像加工回路111においても有効で、画像表示を行いながら画像サイズの変更やモニタ上における画像の回転などの処理を可能とする。

【0047】

本実施の形態によれば、撮影または画像表示動作において、リフレッシュはブランキング期間のみに于行われることになり、ラインの途中で撮影または画像表示動作の中断が発生する可能性が無くなる。また、画像圧縮伸張、垂直加算混合、画像加工などの比較的時間の長い処理とCPU102のDRAM103へのアクセスを時分割処理することが可能となる。このことは例えば画像の圧縮中にモニタに「圧縮中」という表示を点滅させるなどの機能を可能とする。さらには最適な回数でDRAM103のリフレッシュが行われるため、リフレッシュによる消費電力は最低限に抑えられ、上記処理の中断も最低限に抑えられるため、処理時間が短縮され、使い勝手のよいデジタルスチルカメラを提供することがで

きる。

【0048】

また、画像表示回路108と画像圧縮伸張回路107、画像表示回路108と画像加工回路111を時分割により見た目上同時に動作させることが可能となり、モニタへの画像の表示を行いながらモニタ上のデータを書き換えたり画像の回転などの処理を行うことが可能となる。

さらには、リフレッシュタイミングを撮像回路107から得ることを行わないため、撮影を行わないときに撮像回路107の電力供給を停止することが可能となり、消費電力のさらなる低減を実現することができる。

【0049】

【発明の効果】

以上説明したように、本発明によれば、DRAM等のリフレッシュを必要とするメモリを用いて種々の画像処理を行う場合に、優先的に行える第1の処理と、リフレッシュを優先させる第2の処理とに分けて行わせることにより、リフレッシュを確実にを行いながら各処理を適切に行うことができる。

【0050】

また、第1の処理を、撮像した画像データの記憶処理、記憶した画像データの表示処理とすることにより、撮像動作や表示が中断することをなすことができる。

【0051】

また、第2の処理を、画像データの圧縮伸張、垂直方向加算、サイズ変更などの比較的処理時間の長いものとする事により、これらの処理を時分割的に行うことができ、これにより、各処理中に表示を行うことができると共に、最適な回数でリフレッシュが行われるので、消費電力を抑えることができる。

【0052】

また、第1の処理においても撮像した画像データや表示画像データのブランキング期間にリフレッシュを確実に行うことができる。

【0053】

また、圧縮伸張処理や加工処理を時分割に行いながらリフレッシュ要求に対し

てあるいはブランキング期間にリフレッシュを行うことができるので、モニタで画像表示を行いながらモニタ上のデータの書き換えや加工を行うことができる。

【0054】

また、CPU等の制御手段のメモリへのアクセスも各処理の間に適切に行うことができる。

【0055】

さらに、カウント値が所定時間に1つ増えリフレッシュ毎に1つ減るカウンタによりリフレッシュを行うことにより、必要な時間内に確実にリフレッシュを行うことができる。

【0056】

即ち、本発明により、撮影または画像表示動作において、中断することなく撮影または画像表示動作が行われるため、最短の撮影時間で撮影動作は完了し、表示画面はノイズのない美しい画面となる。

画像圧縮伸張、垂直加算混合、画像加工などの比較的時間の長い処理とCPUのDRAMへのアクセスを時分割処理することにより、例えば画像の圧縮中にモニタに例えば「圧縮中」という表示を点滅させるなどの機能を可能とする。

【0057】

リフレッシュによる消費電力は最低限に抑えられ、これと撮影回路への電力供給停止により消費電力の低減を実現する。

なおかつ画像圧縮伸張、垂直加算混合、画像加工などの処理時間が短縮される。

また、モニタに画像の表示を行っている最中にモニタ上のデータを書き換えたり画像の回転などの処理を行うことが可能となる。

以上より、使い勝手のよいデジタルスチルカメラを提供することが可能となる。

【図面の簡単な説明】

【図1】

本発明の実施の形態を示すブロック図である。

【図2】

DRAMバス調停回路の動作を示す構成図である。

【図3】

タイプAのプロセスを示すブロック図である。

【図4】

タイプBのプロセスを示すブロック図である。

【図5】

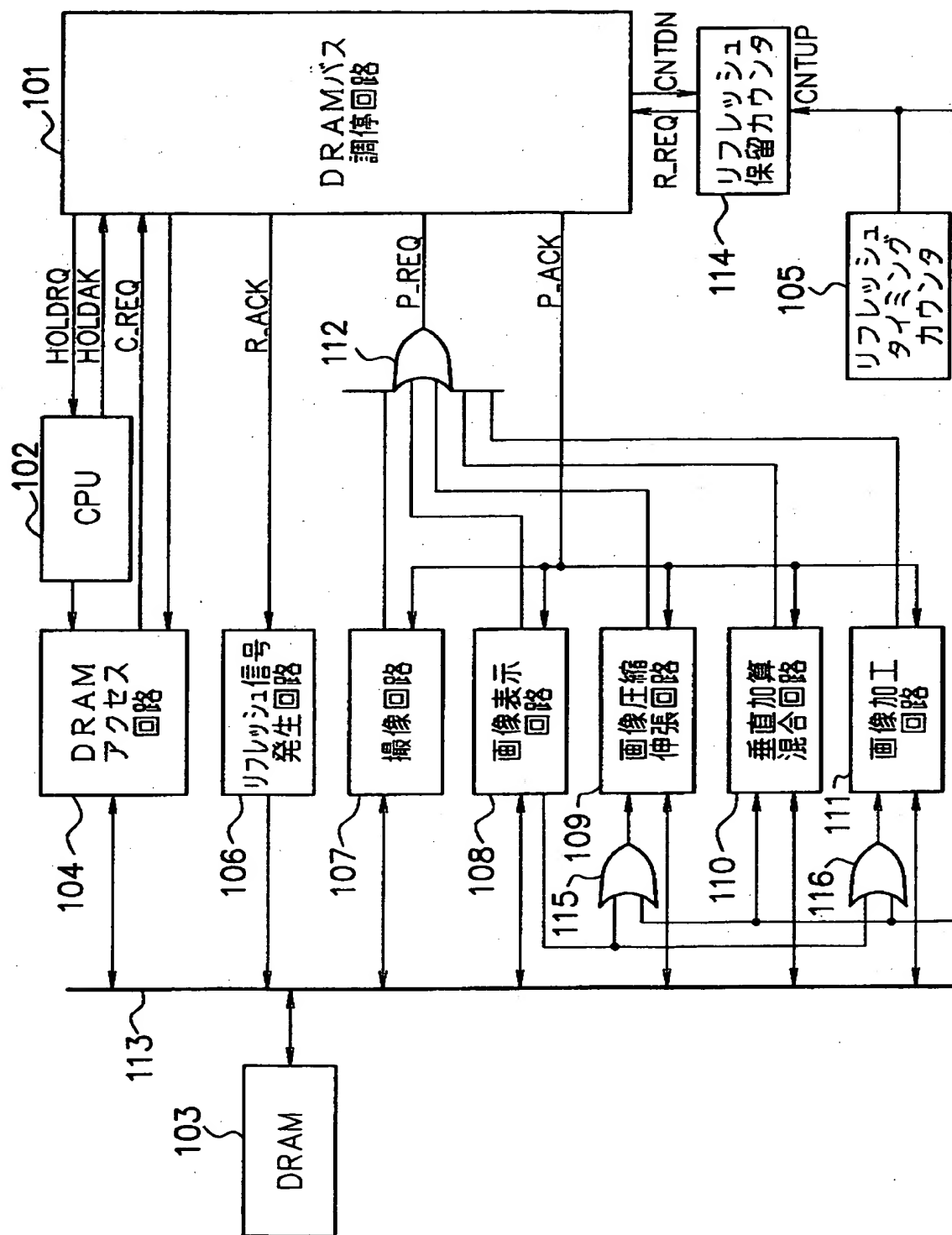
従来のデジタルスチルカメラの構成を示すブロック図である。

【符号の説明】

- 101 DRAMバス調停回路
- 102 CPU
- 103 DRAM
- 104 DRAMアクセス回路
- 105 リフレッシュタイミグカウンタ
- 106 リフレッシュ信号発生回路
- 107 撮像回路
- 108 画像表示回路
- 109 画像圧縮伸張回路
- 110 垂直加算混合回路
- 111 画像加工回路
- 112、115、116 OR回路
- 114 リフレッシュ保留カウンタ

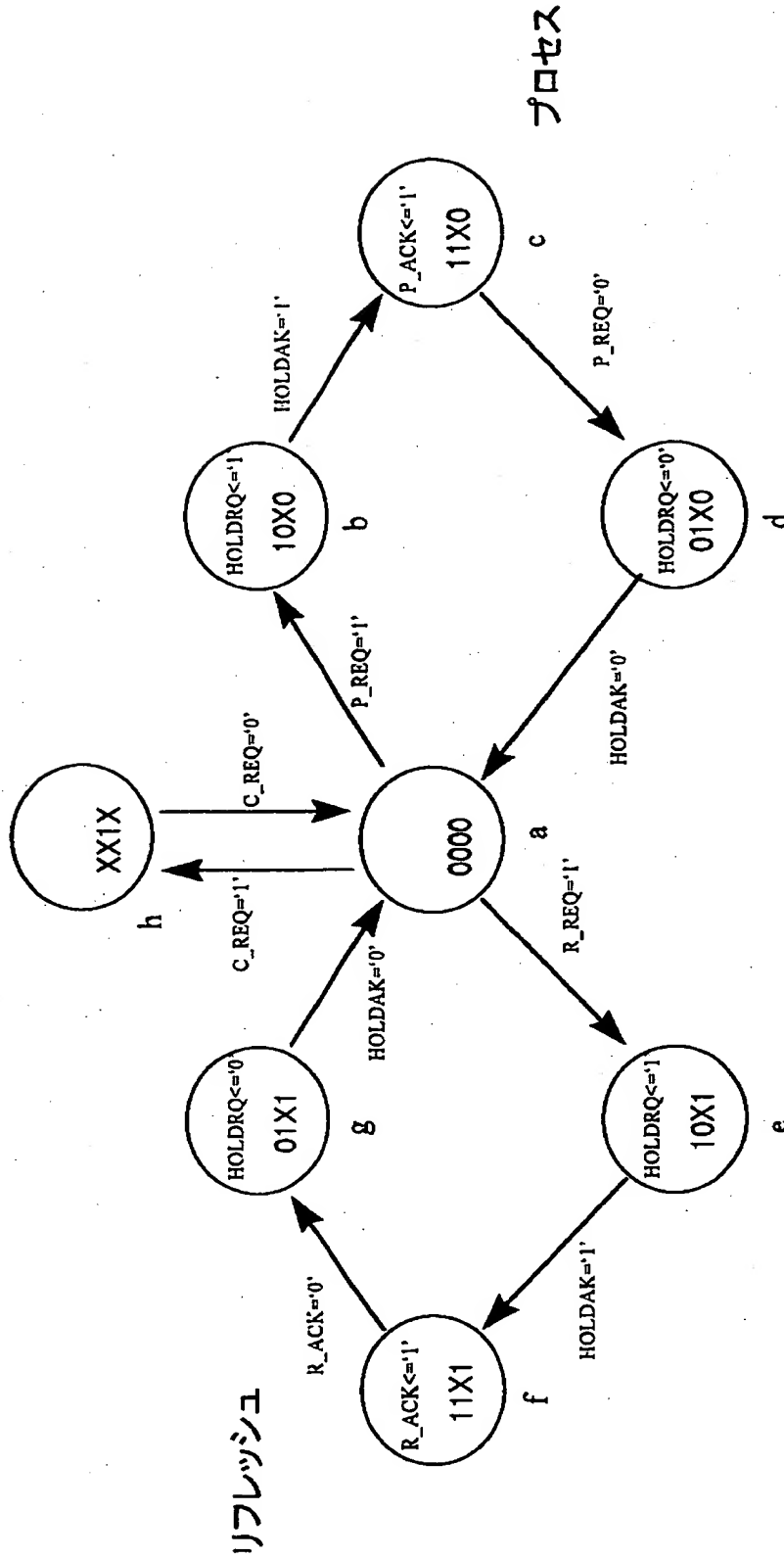
【書類名】 図面

【図 1】

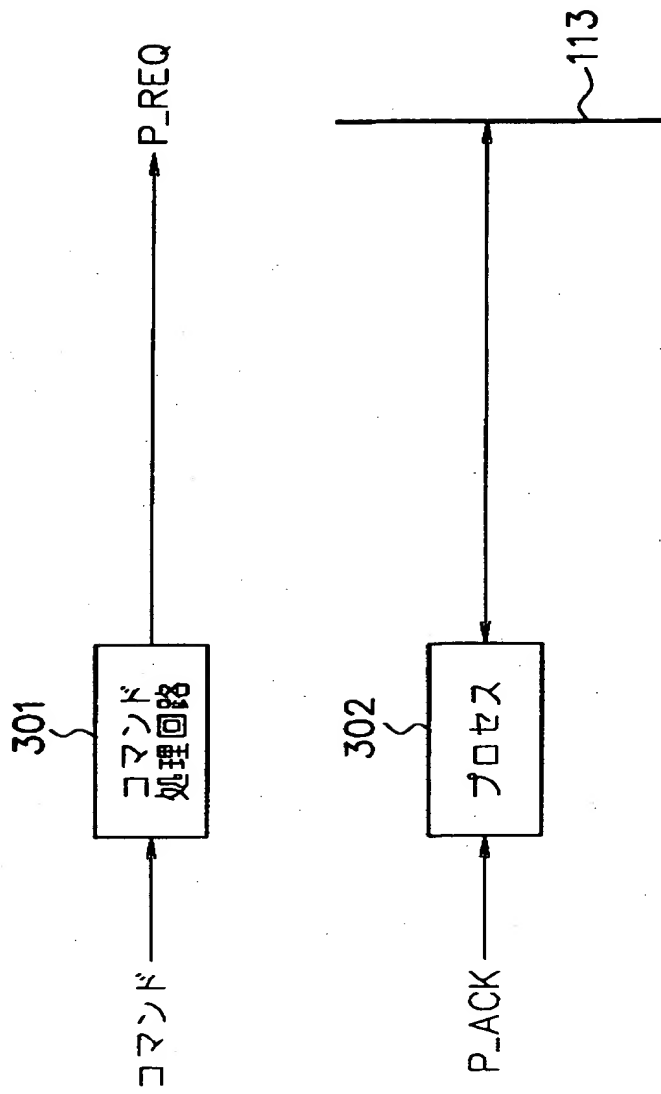


【図2】

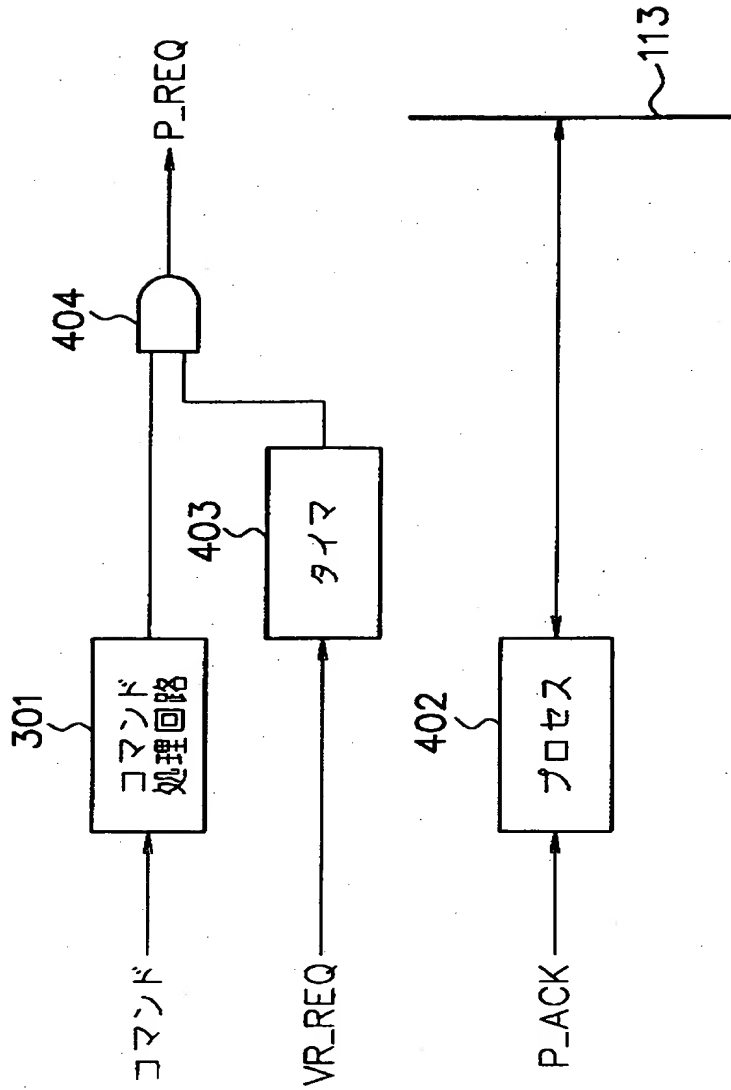
CPUアクセス



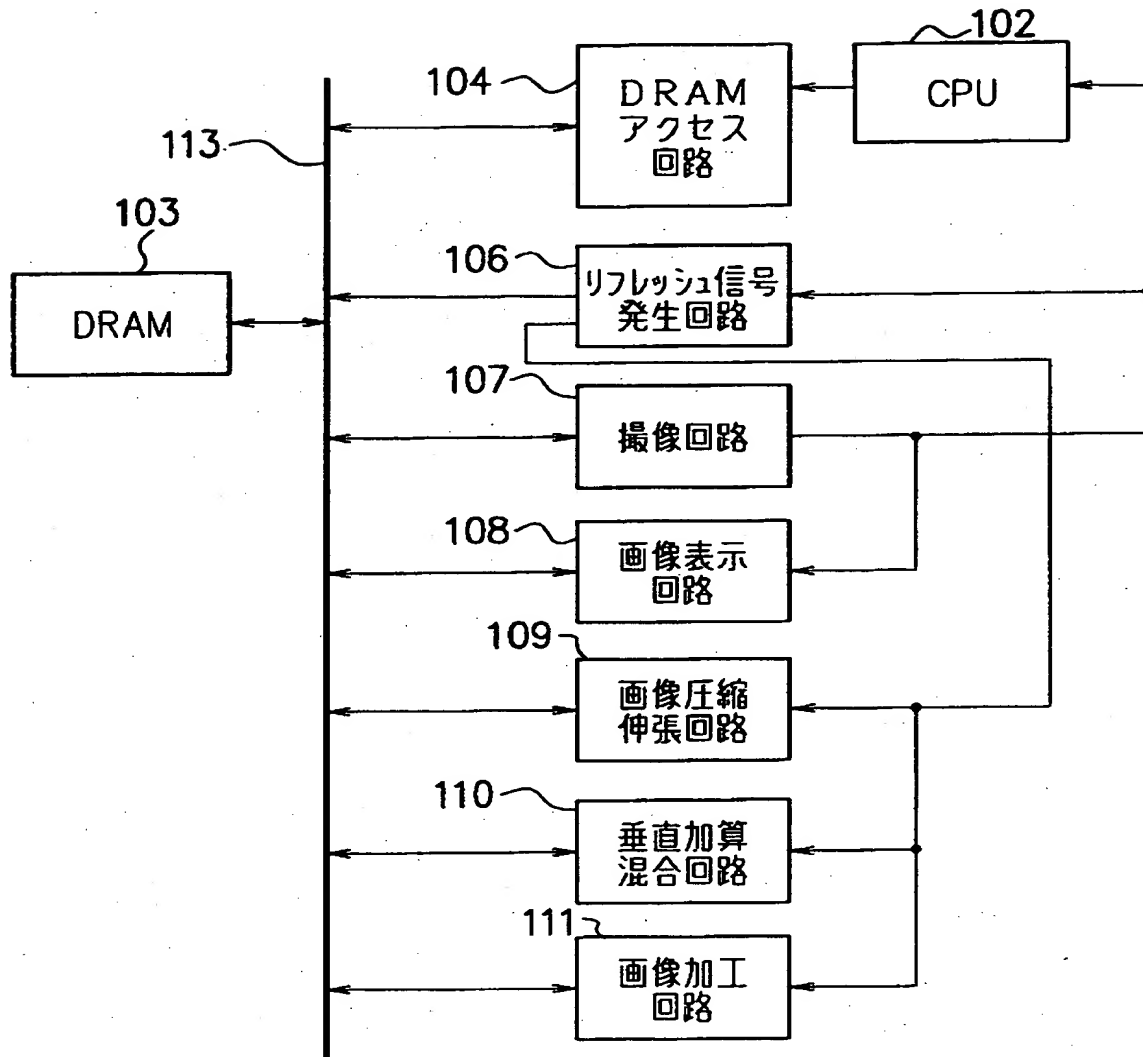
【図 3】



【図4】



【図 5】



【書類名】 要約書

【要約】

【課題】 DRAMを用いたカメラにおいて、種々の画像処理を行いながらDRAMのリフレッシュを確実に行う。

【解決手段】 撮像回路107がCCDから1ライン分の画像データを取り込んでいる間は、撮像回路107が最も優先してDRAM103を使用する。また、画像表示回路108がモニタに1ライン分の画像データを出力している間は、画像表示回路108が最も優先してDRAM103を使用する。撮影、画像表示動作時のブランキング期間中はリフレッシュが優先して行われ、残りの時間にCPU102のDRAM103へのアクセスが行われる。また、画像圧縮伸張回路109、垂直加算混合回路110、画像加工回路111の動作に対してはリフレッシュが優先して行われる。リフレッシュ後にこれらの回路がP_REQを再び‘1’にするまでの数マイクロ秒の時間にCPU102がDRAM103にアクセスする。

【選択図】 図1

【書類名】 職権訂正データ
【訂正書類】 特許願

<認定情報・付加情報>

【特許出願人】

【識別番号】 000001007

【住所又は居所】 東京都大田区下丸子3丁目30番2号

【氏名又は名称】 キヤノン株式会社

【代理人】 申請人

【識別番号】 100090273

【住所又は居所】 東京都豊島区東池袋1丁目17番8号 池袋TGホ
ーメストビル5階 國分特許事務所

【氏名又は名称】 國分 孝悦

出 願 人 履 歴 情 報

識別番号 [000001007]

1. 変更年月日 1990年 8月30日

[変更理由] 新規登録

住 所 東京都大田区下丸子3丁目30番2号

氏 名 キヤノン株式会社